

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-065514

(43)Date of publication of application : 09.03.1999

(51)Int.CI.

G09G 3/28

(21)Application number : 09-224948

(71)Applicant : NEC CORP

(22)Date of filing : 21.08.1997

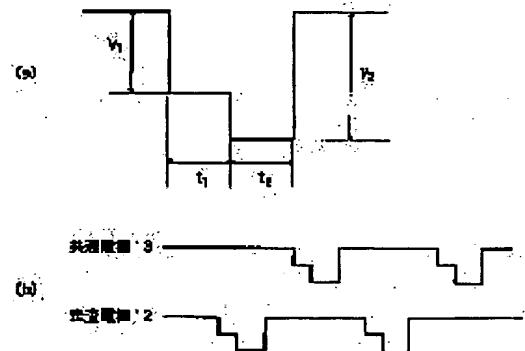
(72)Inventor : MAKINO MITSUYOSHI

(54) DRIVE METHOD OF PLASMA DISPLAY PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To improve light-emitting efficiency and to reduce power consumption by applying a voltage, whose waveform has the shape of a high voltage which is sufficient to generate a sustaining discharge after having the shape of a low voltage preceded, for a long time.

SOLUTION: When a plasma display panel(PDP) is driven, a pulse-shaped voltage shown in (a) is applied on a common electrode and a scanning electrode. The pulse shape (a) is formed by applying a low voltage V_1 for a long time t_1 , e.g., $t_1=3$ microsec., $V_1=100$ V, thereafter applying a high voltage V_2 for a long time t_2 , e.g., $t_2=3$ microsec., and $V_2=150$ V. The feature of this pulse shape is set so that the actual discharge is generated at the time of applying the succeeding voltage and the discharge is not generated at the time of applying the preceding voltage. A pulse (b) having such a shape is applied on the common electrode 13 and the scanning electrode 12, respectively and is used for a sustaining discharge pulse.



LEGAL STATUS

[Date of request for examination] 21.08.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3324639

[Date of registration] 05.07.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

Page Blank (uspto)

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-65514

(43)公開日 平成11年(1999)3月9日

(51)Int.Cl.
G 0 9 G 3/28

識別記号

F I
G 0 9 G 3/28

H

審査請求 有 請求項の数6 O L (全8頁)

(21)出願番号

特願平9-224948

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(22)出願日

平成9年(1997)8月21日

(72)発明者 牧野 充芳

東京都港区芝五丁目7番1号 日本電気株式会社内

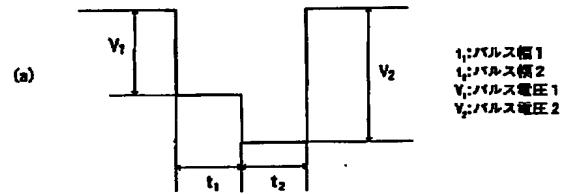
(74)代理人 弁理士 若林 忠 (外4名)

(54)【発明の名称】 プラズマディスプレイパネルの駆動方法

(57)【要約】

【課題】 維持放電における発光効率を向上して消費電力を低減したPDPの駆動方法を提供する。

【解決手段】 パルス幅が長い(t_1)低電圧(V_1)のパルスと、パルス幅が長い(t_2)高電圧(V_2)のパルスを組み合わせたパルス形状の電圧を放電維持パルスとして共通電極13と走査電極12に印加する。



【特許請求の範囲】

【請求項 1】 行方向に並んだ走査電極と、列方向に並んだデータ電極とを備え、前記走査電極に印加される走査パルスと、前記データ電極に印加されるデータパルスにより、表示データのオン／オフ制御を行い、前記表示データのオン／オフ制御を行った後に、前記表示データがオン状態であるセルのみ維持放電を行う交流放電型プラズマディスプレイパネルの駆動方法において、一回の維持放電を発生させる印加電圧波形が、低電圧の印加を先行させた後に、維持放電を発生させるに十分な高電圧、かつ長時間の電圧を印加することを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項 2】 前記先行して印加される低電圧が、該電圧印加では維持放電が発生しない電圧、および印加時間に設定されている請求項 1 記載のプラズマディスプレイパネルの駆動方法。

【請求項 3】 前記低電圧の印加と、前記高電圧の印加が連続している請求項 1 または 2 記載のプラズマディスプレイパネルの駆動方法。

【請求項 4】 前記低電圧の印加と前記高電圧の印加の間に、基準電位もしくは前記先行する低電圧よりさらに低い電位の期間が存在する請求項 1 または 2 記載のプラズマディスプレイパネルの駆動方法。

【請求項 5】 前記形状の印加電圧を、維持放電を発生させる複数の維持パルスのうちの一部に適用する請求項 1 ないし 4 のいずれか 1 項記載のプラズマディスプレイパネルの駆動方法。

【請求項 6】 前記形状の印加電圧を、維持放電を発生させる電極対の一方の電極にのみ適用する請求項 1 ないし 4 のいずれか 1 項記載のプラズマディスプレイパネルの駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、大面積化が容易なフラットディスプレイとして、パーソナルコンピュータ、ワークステーションの表示出力用、および壁掛けテレビ等に用いられる交流放電型プラズマディスプレイパネル (AC-PDP) に関する、特にその駆動方法に関する。

【0002】

【従来の技術】 プラズマディスプレイパネル (以下 PDP と称する) には動作方式上の分類により、電極が放電ガスに露出し電圧が印加された期間だけ放電を起こす DC型と、電極が誘電体に覆われ放電ガスへ露出せずに放電を起こす AC型がある。AC型では誘電体の電荷蓄積作用により、放電セル自体にメモリ機能がある。

【0003】 一般的な AC型 PDP の構成の一例を、PDP の断面図を示す図 8 を参照して説明する。PDP はガラスより成る前面基板 10 と、同じくガラスより成る背面基板 11 とに挟まれた空間内に以下の構造を形成し

ている。

【0004】 前面基板 10 上には、所定の間隔を隔てて、複数の走査電極 12 と複数の共通電極 13 が形成される。走査電極 12 および共通電極 13 は絶縁層 15a に覆われ、さらに絶縁層 15a 上には、絶縁層 15a を放電から保護する MgO 等より成る保護層 16 が形成される。背面基板 11 上には、走査電極 12 および共通電極 13 と直交するように複数のデータ電極 19 が形成される。データ電極 19 は絶縁層 15b に覆われ、絶縁層 15b 上には、放電により発生する紫外線を可視光に変換し表示を行うための蛍光体 18 が塗布される。前面基板 10 上の絶縁層 15a と背面基板 11 上の絶縁層 15b の間には、放電空間 20 を確保するとともに画素を区切る隔壁 17 が形成される。また、放電空間 20 内には、He, Ne, Xe 等を混合したガスが放電ガスとして封入される。

【0005】 次に、図 8 のカラー PDP における電極構造を示す平面図を図 9 に示す。

【0006】 図 9において、カラー PDP の電極構造は m 本の走査電極 S_i ($i = 1, 2, \dots, m$) 12 が、行方向に形成され、n 本のデータ電極 D_j ($j = 1, 2, \dots, n$) 19 が列方向に形成され、その交点に 1 画素が形成されている。共通電極 C_1 13 は走査電極 S_1 12 と対であり、行方向に形成され、両者は平行している。図 7 の蛍光体 18 を画素毎に RGB の三色に塗り分ければ、カラー表示の PDP が得られる。

【0007】 従来の PDP の駆動方法の一例を図 10 を参照して説明する。図 10 は図 9 のカラー PDP の各電極に印加する駆動電圧波形を示したタイミングチャートである。

【0008】 まず全ての走査電極 12 に消去パルス 21 を印加し、図に示す時間以前に発光していた画素を消去し全画素を消去状態にする。

【0009】 次に、共通電極 13 に予備放電パルス 22 を印加して、全ての画素を強制的に放電発光させ、さらに、走査電極 12 に予備放電消去パルス 23 を印加し、全画素の予備放電を消去する。この予備放電により、後の書き込み放電が容易になる。

【0010】 予備放電消去後、走査電極 $S_1 \sim S_m$ 12 にそれぞれタイミングをずらして走査パルス 24 を印加し、走査パルス 24 を印加したタイミングに合わせてデータ電極 $D_1 \sim D_n$ 19 に、表示データに応じてデータパルス 27 を印加する。データパルス 27 の斜線は、表示データの有無にしたがい、データパルス 27 の有無が決定されていることを示す。走査パルス 24 印加時に、データパルス 27 が印加された画素では、走査電極 12 とデータ電極 19 の間の放電空間 20 内で、書き込み放電が発生するが、走査パルス 24 印加時に、データパルス 27 が印加されないと書き込み放電は生じない。

【0011】 書き込み放電が生じた画素では、走査電極

12上の絶縁層15aに壁電荷と呼ばれる正電荷が蓄積する。このときデータ電極19上の誘電体層15bには負の壁電荷が蓄積される。走査電極12上の絶縁体層15aに形成された正の壁電荷による正電位と、負極性であって、共通電極13に印加する第1番目の維持パルス25の重疊により第1回目の維持放電が発生する。第1回目の維持放電が生ずると共通電極13上の絶縁層15aに正の壁電荷が、また走査電極12上の絶縁層15aに負の壁電荷が蓄積される。この壁電荷による電位差に、走査電極12に印加する2番目の維持パルス26が重疊され第2回目の維持放電が生ずる。このようにn回目の維持放電により形成される壁電荷による電位差と、n+1回目の維持パルスが重疊され維持放電が持続する。維持放電の持続回数により発光量が制御される。

【0012】維持パルス25および維持パルス26の電圧を、このパルス電圧単独では放電が発生しない程度に予め調整しておくと、書き込み放電が発生しなかった画素には、1番目の維持パルス25印加前に、壁電荷による電位がないため、第1番目の維持パルス25を印加しても第1回目の維持放電は発生せず、それ以降の維持放電も発生しない。

【0013】以上の説明で用いた、消去パルス21、予備放電パルス22、予備放電消去23、走査パルス24、維持パルス25、26、およびデータパルス27の各駆動パルスは、通常、図11(a)に示したような、立ち下がりおよび立ち上がり時間を1マイクロ秒以下とした矩形パルスである。

【0014】図11(a)の矩形パルスにより、カラーPDPが放電を起こす場合、矩形パルスを印加した電極には、図11(b)に示すような放電電流が流れる。放電電流は、パルス印加から数百ナノ秒(a区間)遅れて流れ始め、さらに数百ナノ秒遅れて(b区間)ピークを持ち、その後数百ナノ秒(c区間)持続して終了する。

【0015】前記パルス印加から放電電流流れ始めまでの時間、およびピークまでの時間、およびその後の持続時間は、放電ガスの組成、誘電体層の組成、誘電体層の厚さ、電極の組成、電極の大きさ、放電空間の大きさ等PDPの構造に依存する。

【0016】

【発明が解決しようとする課題】上述した従来のPDPでは、放電の発光効率が例えば蛍光灯では約801m/Wであるに対して11m/W程度と低いために消費電力が大きいという欠点があった。

【0017】本発明の目的は、維持放電における発光効率が向上し、消費電力が低減するPDPの駆動方法を提供することである。

【0018】

【課題を解決するための手段】上記目的を達成するために、本発明は、行方向に並んだ走査電極と、列方向に並んだデータ電極とを備え、前記走査電極に印加される走

査パルスと、前記データ電極に印加されるデータパルスにより、表示データのオン/オフ制御を行い、前記表示データのオン/オフ制御を行った後に、前記表示データがオン状態であるセルのみ維持放電を行うプラズマディスプレイパネルの駆動方法において、一回の維持放電を発生させる印加電圧波形が、低電圧の印加を先行させた後に、維持放電を発生させるに十分な高電圧、かつ長時間の電圧を印加する。

【0019】前記先行して印加される低電圧が、該電圧印加では維持放電が発生しない電圧、および印加時間に設定されているものを含む。

【0020】また、前記低電圧の印加と、前記高電圧の印加が連続していてもよい。

【0021】さらに、前記低電圧の印加と前記高電圧の印加の間に、基準電位もしくは前記先行する低電圧よりも低い電位にする期間が存在してもよい。

【0022】また、前記形状の印加電圧を、維持放電を発生させる複数の維持パルスのうちの一部に適用してもよい。

【0023】さらに、前記形状の印加電圧を、維持放電を発生させる電極対の一方の電極にのみ適用するものを含む。

【0024】

【発明の実施の形態】次に、本発明の実施の形態について図面を参照して説明する。

【0025】図1(a)は本発明のPDPの駆動方法の第1実施形態における印加電圧パルス形状を示す図。同図(b)は(a)の形状により、維持期間に共通電極および走査電極に印加される電圧波形の一例を示す図。図2(a)は図1(a)のパルス形状におけるV₁と発光効率の関係の一例を示す特性図、同図(b)は図1(a)のパルス形状におけるV₁と発光輝度の関係の一例を示す特性図である。

【0026】本発明のPDPの駆動方法の第1実施形態では図1(a)に示すパルス形状の電圧を、共通電極13および走査電極12に印加する。

【0027】図1(a)のパルス形状は、長時間t₁の低電圧V₁、例えばt₁=3マイクロ秒、V₁=100ボルトを印加した後に、長時間t₂の高電圧V₂、例えばt₂=3マイクロ秒、V₂=150ボルトを印加したものである。本実施形態のパルス形状の特徴は、実際の放電が発生するのは後方の電圧印加時であることであり、先行する低電圧印加時では放電を発生しないように設定する。このような形状のパルスを、図1(b)に示すように共通電極13、走査電極12に印加して維持放電パルスとして用いる。

【0028】従来の矩形パルスで維持駆動した場合の、駆動パルス電圧と発光効率の関係の一例を示す図12(a)を参照すると、発光効率は駆動電圧が低いほど高くなる。しかし同じく従来の駆動パルスで維持駆動させ

た場合の、駆動パルス電圧と発光輝度の関係の一例を示す図2 (b) を参照すると、発光輝度は駆動電圧が高いほど高くなる。したがって、駆動電圧を低くして発光効率を高めると発光輝度が低下し、駆動電圧を高くして発光輝度を高くすると発光効率が低下してしまう。

【0029】これに対して、図1 (a) のパルス形状を用いた場合の、先行パルス電圧 V_1 と発光効率の関係は図2 (a) に示すように、先行パルス電圧 V_1 を80ボルト以上とすると、発光効率が増加する。また先行パルス電圧 V_1 と発光輝度の関係は図2 (b) に示すように、先行パルス電圧 V_1 が80ボルト以上では、発光輝度も増加する。

【0030】図2 (a), (b) は先行する低電圧 V_1 印加時に放電が発生せず、後方の高電圧 V_2 印加時に放電が発生する条件のもとでの測定結果である。この条件のもと、 V_1 を最大にすれば発光効率、発光輝度とも最大にできる。図2 (a), (b) に示した測定例では V_1 を100ボルトにすることが最も望ましい。

【0031】先行する低電圧 V_1 印加時に放電が発生しないという条件が必要な理由を説明する。従来技術で説明したようにAC型PDPの維持放電は、n番目の維持パルスで形成された壁電荷とn+1番目の維持パルス電圧との重疊によってなされる。前記低電圧 V_1 印加時に放電が発生すると、この時点で壁電荷による電極間の電位差は反転し、後方の高電圧 V_2 を印加しても放電を起こさなくなってしまう。この場合の放電は、従来の矩形パルスによる低駆動電圧と同じであり、高効率であるが輝度が低い。 V_1 の機能は放電発生前に電極間に電位差を形成し、放電空間に存在する荷電粒子を制御することであり、 V_1 を印加したときに放電が発生してはならない。図2の測定例では V_1 を100ボルトよりも高くすると、 V_1 印加時に放電が発生してしまうため、 V_1 の設定範囲は100ボルトを上限とする。

【0032】同様な理由で、先行するパルスのパルス幅 t_1 を放電が発生しない範囲で最大限長くすれば放電空間にある荷電粒子への影響が強くなり、高輝度、高効率化への効果が大きい。 t_1 は、一つ前の放電が終了した直後、すなわち一つ前の放電による放電電流波形のピークが充分減衰した時点から印加するのが最長であり、高輝度、高効率化への効果も最大となる。

【0033】以上の説明において、本実施形態の効果が現れる V_1 の範囲は、放電ガスの組成をはじめPDPの構造を依存するため、説明で用いた $80 < V_1 < 100$ ボルトに制限されるものではない。

【0034】図3 (a) は本発明のPDPの駆動方法の第2実施形態における印加電圧パルス形状を示す図、同図 (b) は (a) の形状により維持期間に共通電極および走査電極に印加される電圧波形の一例を示す図である。

【0035】本発明のPDPの駆動方法の第2実施形態では図3 (a) のパルス形状の電圧を、共通電極13および走査電極12に印加する。図3 (a) のパルス形状は、長時間 t_1 の低電圧 V_1 を印加した後、時間 t_3 の間、電位を基準電位に戻し、その後長時間 t_2 の高電圧 V_2 を印加したものである。つまり2つのパルスを組にして一回の維持放電を行う。本実施形態のパルス形状の特徴は、先行する低電圧パルス印加時に放電せず、後方の高電圧印加時でのみ放電することである。

【0036】放電開始前の低電圧 V_1 印加の効果は第1の実施形態と全く同じであり、 V_1 、 t_1 の組み合わせを、この先行パルス印加時に放電が発生しない範囲で、なるべく大きく、長くすることで発明の効果が著しい。

【0037】2つのパルスの間隔 t_3 も、なるべく長くした方が効果は大きい。しかし維持放電の繰り返し周期による制約があるため、 t_3 の長さは数マイクロ秒程度以下である。例えば共通電極、走査電極の維持パルス繰り返し周波数がいずれも100kHzであれば、維持放電の発生周波数は倍の200kHzであり、周期にすると5マイクロ秒である。この場合、 t_1 、 t_2 を2マイクロ秒程度とすると、必然的に t_3 は1マイクロ秒以下にしなければならない。

【0038】図4 (a) は本発明のPDPの第3実施形態における印加電圧パルス形状を示す図、同図 (b) は (a) の形状により維持期間に共通電極および走査電極に印加される電圧波形の一例を示す図である。

【0039】本発明のPDPの駆動方法の第3実施形態では、図4 (a) のパルス形状の電圧を、共通電極13および走査電極12に印加する。

【0040】図4 (a) のパルス形状は、電圧 V_1 までなだらかに電圧を印加し(時間 t_1)、その後長時間 t_2 の高電圧 V_2 を印加したものである。 V_1 の印加までに放電を発生させないことが特徴である。

【0041】電圧 V_1 まで先行して印加する他のパルス形状として、図5 (a) ~ (c) 等がある。図5 (a)では V_1 までの立ち下がりとその後の保持時間を含めて t_1 としている。図5 (b), (c) は立ち下がり形状をCR積分回路等を用いて調整している。本実施形態では実際の放電が発生する V_2 印加よりも前に、放電が発生しない条件でなるべく高い電圧を、なるべく長い時間印加することが必要であり、用いる駆動回路によって図5以外にも様々な印加形状によって同様の作用効果を得ることができる。

【0042】図6 (a) は本発明のPDPの駆動方法の第4実施形態における維持期間に共通電極および走査電極に印加される電圧波形を示す図、同図 (b) は (a) の印加電圧波形が2種類のパルス列の合成によって作成される場合を示す図である。

【0043】本発明のPDPの駆動方法の第4実施形態では図6 (a) に示す波形の電圧を共通電極13および

走査電極12に印加する。図6(a)の維持パルスは、3サイクルに1回の割合で図1(a)のパルス形状が適用されている。この実施形態では、高輝度、高効率への効果は、全維持パルスに図1(a)のパルス形状が適用されたときの3分の1になるが、図6(b)に示す維持パルス1と2のように2種類のパルス列の合成によって維持パルス波形を作成するような場合、合成用の維持パルス2の駆動周波数を低くすることができ、実施が容易となる。図6(a)では共通電極、走査電極とともに3サイクルに1回の割合で本発明のパルス形状を適用しているが、この適用の割合は3分の1に限定されるものではなく、また共通電極、走査電極へ異なる割合で適用してもよい。

【0044】図7は本発明のPDPの駆動方法の第5実施形態における共通電極および走査電極に印加される電圧波形の一例を示す図である。

【0045】本発明のPDPの駆動方法の第5実施形態では図7に示すように、共通電極13に印加する維持パルスのみに図1(a)のパルス形状を適用している。

【0046】本発明による維持パルス形状では個々の維持パルスの発光輝度、発光効率が向上するため、一方の電極に印加する維持パルスに本発明を適用すれば、全維持放電のうちの半分が高輝度、高効率な放電となる。共通電極、走査電極の全ての維持パルスに本発明を適用すれば発明の効果は最大であるが、この場合は、両電極の駆動ドライバを変更しなければならない。本実施形態のように一方の電極の維持パルスへの適用とすれば、駆動ドライバの変更は半分で済み、実施が容易である。

【0047】

【発明の効果】以上説明したように本発明は、維持パルスの形状を最適化し、発光効率、発光輝度とともに高いパルス形状により維持放電を行うことにより、発光輝度が高く、消費電力の少ない、高品位な表示を行うことができるプラズマディスプレイパネルが実現するという効果がある。

【図面の簡単な説明】

【図1】(a)は本発明のPDPの駆動方法の第1実施形態における印加電圧パルス形状を示す図である。

(b)は(a)の形状により維持期間に共通電圧および走査電圧に印加される電圧波形の一例を示す図である。

【図2】(a)は図1(a)のパルス形状における V_1 と発光効率の関係の一例を示す図である。(b)は(a)のパルス形状における V_1 と発光輝度の関係の一例を示す図である。

【図3】(a)は本発明のPDPの駆動方法の第2実施形態における印加電圧パルス形状を示す図である。

(b)は(a)の形状により維持期間に共通電極および

走査電極に印加される電圧波形の一例を示す図である。

【図4】(a)は本発明のPDPの駆動方法の第3実施形態における印加電圧パルス形状を示す図である。

(b)は(a)の形状により維持期間に共通電圧および走査電圧に印加される電圧波形の一例を示す図である。

【図5】(a)は本発明のPDPの駆動方法の第3実施形態における図4(a)と異なる印加電圧パルス形状を示す図である。(b)は(a)と同様の実施形態における他の印加電圧パルス形状を示す図である。(c)は(a)と同様の実施形態におけるさらに他の印加電圧パルス形状を示す図である。

【図6】(a)は本発明のPDPの駆動方法の第4実施形態における維持パルス期間に共通電極および走査電極に印加される電圧波形を示す図である。(b)は(a)の印加電圧波形が2種類のパルス列の合成によって作成される場合を示す図である。

【図7】本発明のPDPの駆動方法の第5実施形態における共通電極および走査電極に印加される電圧波形の一例を示す図である。

【図8】PDPの断面の一例を示す構造図である。

【図9】図8のPDPの電極配置を模式的に示す平面図である。

【図10】図9のPDPの各電極に印加される駆動電圧波形の一例を示す図である。

【図11】(a)はPDPの駆動方法の従来例におけるパルス形状を示す図である。(b)は(a)のパルスによって流れる放電電流波形を示す図である。

【図12】(a)は図11(a)のパルス形状における駆動電圧と発光効率の関係の一例を示す特性図である。

(b)は図11(a)のパルス形状における駆動電圧と発光輝度の関係の一例を示す特性図である。

【符号の説明】

t_1 パルス幅、先行立ち下がり時間

t_1, t_2 パルス幅

t_3 分離間隔

V_1, V_2 パルス電圧

1 0 前面基板

1 1 背面基板

1 2 走査電極

1 3 共通電極

1 5 a, 1 5 b 絶縁層

1 6 保護層

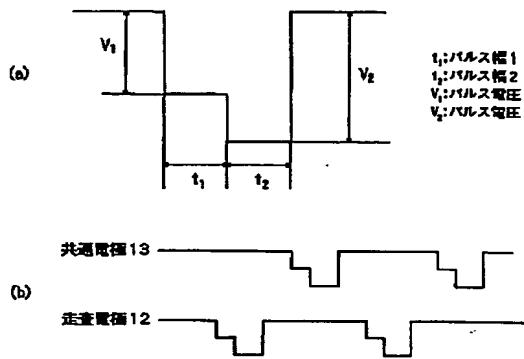
1 7 隔壁

1 8 蛍光体

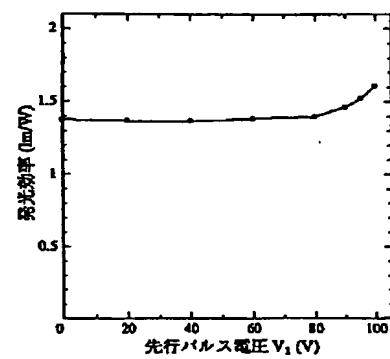
1 9 データ電極

2 0 放電空間

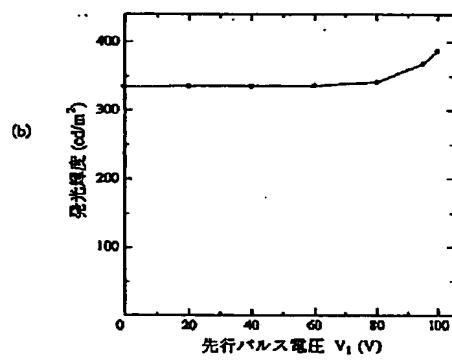
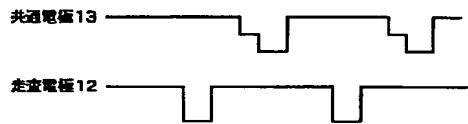
【図 1】



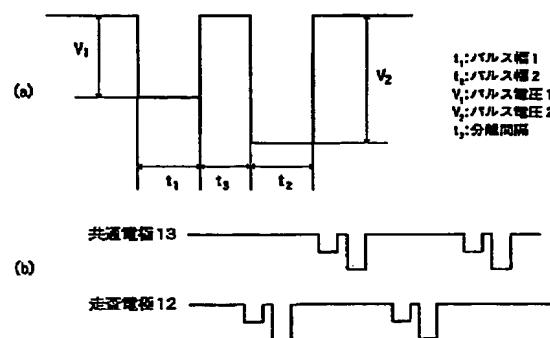
【図 2】



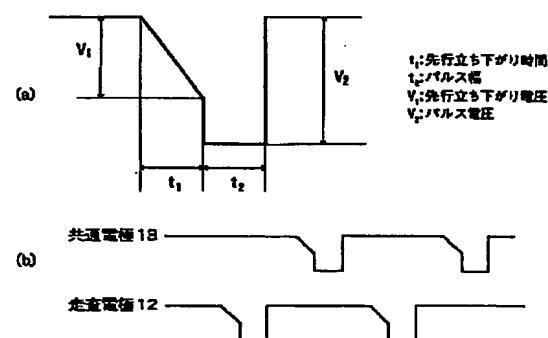
【図 7】



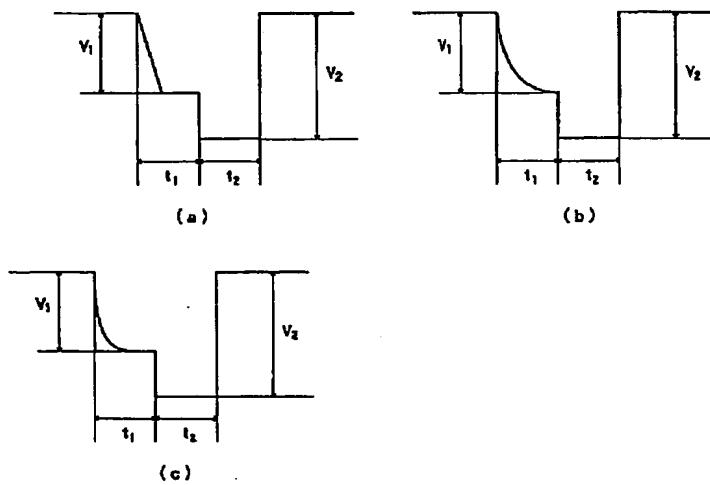
【図 3】



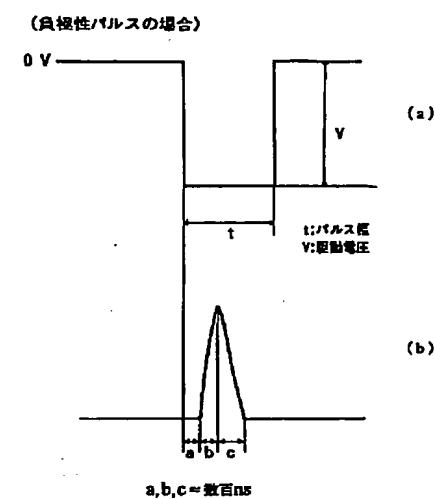
【図 4】



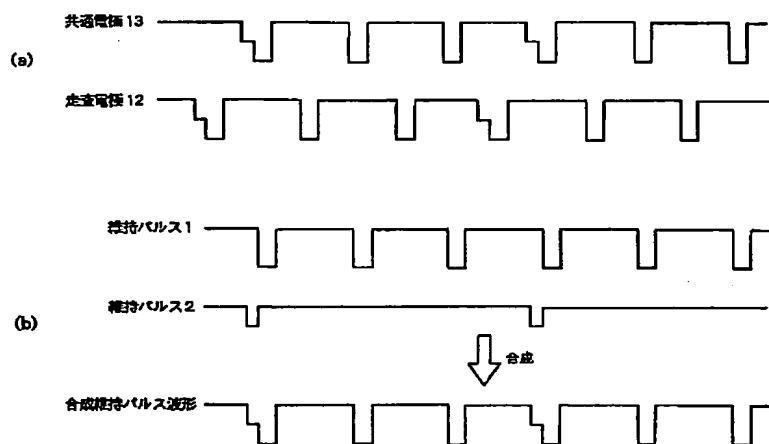
【図 5】



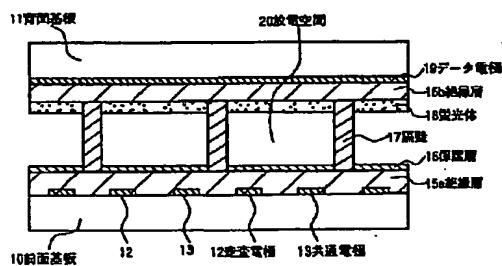
【図 11】



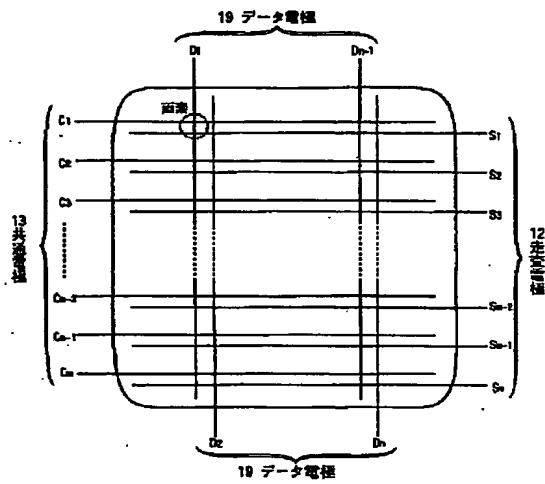
【図 6】



【図 8】



【図 9】



【図 12】

【図 10】

